

BUNDESREPUBLIK DEUTSCHLAND

**PRIORITY
DOCUMENT**
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



REC'D 07 DEC 2004

WIPO PCT

DE 04 / 2242

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen:

103 47 331.9

Anmeldetag:

10. Oktober 2003

Anmelder/Inhaber:

Universität Dortmund, 44227 Dortmund/DE

Erstanmelder: Professor Dr. Andreas Neyer, 58638
Iserlohn/DE

Bezeichnung:

Verfahren zur Herstellung von elektrisch-optischen
Leiterplatten mit Polysiloxanwellenleitern und ihre
Verwendung

IPC:

H 05 K, G 02 B P2

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ur-
sprünglichen Unterlagen dieser Patentanmeldung.

München, den 8. November 2004
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Klostermeyer

A 9161
03/00
EDV-L

BEST AVAILABLE COPY

Verfahren zur Herstellung von elektrisch-optischen Leiterplatten mit Polysiloxanwellenleitern und ihre Verwendung

Zusammenfassung

Die Erfindung betrifft die Herstellung einer elektrisch-optischen Leiterplatte (EOLP) und ihre Verwendung, wobei die optische Lage in der EOLP aus hochtransparenten und Lötbad-resistenten Polysiloxanwellenleitern besteht. Die Polysiloxanwellenleiter werden in Gießtechnik hergestellt, wobei die Wellenleiterenden integrierte 45° -Umlenkspiegel besitzen. Während des Gießprozesses der EOLP werden die Substrat- und Superstratschichten aus Polysiloxan mit Leiterplattenmaterialien in Verbindung gebracht, die zur Definition der Substrat- bzw. Superstratschichtdicke mikrostrukturierte Abstandsstücke aufweisen. Über den Umlenkspiegeln befinden sich Öffnungen im Leiterplattenmaterial, sodass eine vertikale Lichtein- und Auskopplung erfolgen kann.

Die EOLP kann als optische Verbindungsleitung auf starre oder flexible Trägermaterialien aufgebracht werden, als optische Lage in einem Multilayer-Platinenverbund dienen, oder auch als integriert-optische Komponente verwendet werden.

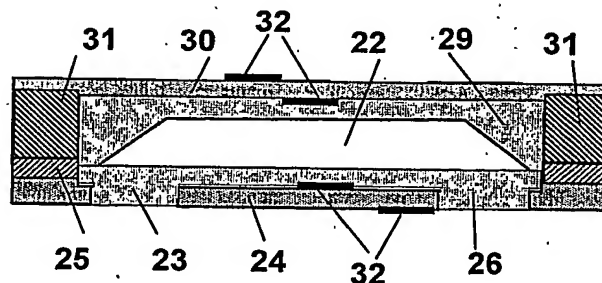


Fig. 2d

Beschreibung

Die Erfindung betrifft ein Verfahren zur Herstellung von elektrisch-optischen Leiterplatten, wobei die optische Lage aus Polysiloxanwellenleitern besteht.

Die zunehmende Taktrate von Prozessoren und die damit einhergehende Steigerung der Datenrate auf Computerboards stellt eine wachsende Herausforderung an die elektrische Verbindungstechnik dar. Insbesondere ist die Signalintegrität bei Datenraten im Multi-Gigabit/s-Bereich nur unter großen technischen und finanziellen Aufwendungen zu gewährleisten. Der Grund liegt in der Antennenwirkung elektrischer Leitungen im Hochfrequenzbereich, sowohl was die Sendewirkung als auch was die Empfangswirkung anbelangt.

Aus diesem Grund werden seit Jahren optische Verbindungstechniken diskutiert und untersucht, da Lichtleiter keine Antennenwirkung auch bei Datenraten bis in der Terabit/s-Bereich zeigen. Das technische Problem, welches es zur Realisierung einer optischen Verbindungstechnik zwischen elektrisch arbeitenden Modulen (Prozessoren) zu lösen gilt, ist die Integration von optischen und elektrischen Leitungsmedien in einer Baugruppe. Für einen industriellen Einsatz stellt die elektrisch-optische Leiterplatte (EOLP) eine bevorzugte Lösung dar. Sie besteht z.B. aus einer konventionellen Multilayerplatine, in der den elektrischen eine optische Lage hinzugefügt wird. Die Ein- und Auskopplung der Lichtsignale in die optische Lage kann z.B. durch Mikrospiegel erfolgen, die sich an den Enden der Wellenleiter befinden.

In Fig. 1 ist eine solche elektrisch-optische Leiterplatte schematisch dargestellt.

In der Publikation " S. Lehmacher, A. Neyer „Integration of polymer optical waveguides into printed circuit boards (PCB)", Proceedings *MICRO.tec 2000*, vol. 1, Hannover, Sept. 2000, pp. 111-113 " wird eine solche EOLP beschrieben. Dabei wird die optische Lage durch Heißprägetechniken in thermoplastischen Materialien wie z.B PC oder COC hergestellt. Die optische Lage übersteht in der Regel die Einlamination in eine Multilayerplatine bei Temperaturen um 160°C ohne signifikante Zusatzverluste. Die hohen Temperatureinwirkungen beim Reflow-Löten von ca. 230°C während einiger Minuten führen jedoch zu so erheblicher Degradation der optischen Polymere, dass eine weitere sinnvolle Verwendung nicht mehr möglich ist. Ähnliche Konzepte, die auch auf Heißprägeverfahren unter Verwendung von thermoplastischen Materialien basieren, wurden bzw. werden in den BMBF-geförderten Projekten EOCB, OPTOSYS und OPTICON verfolgt mit dem Ergebnis, dass die verwendeten thermoplastischen Materialien keine für die Leiterplattenintegration ausreichende Temperaturstabilität besitzen. Im BMBF-Projekt MOES werden photostrukturierbare Epoxydharze als Wellenleitermaterial verwendet. Neben den Schwierigkeiten , Koppelspiegel herzustellen, zeigen sich auch hier Stabilitätsprobleme bei Temperaturen oberhalb von 200°C.

In Patent US2003/0006068 "System and method for integrating optical layers in a PCB for inter-board communications", wird ein Verfahren zur Herstellung einer EOLP beschrieben, welches auf der Lamination von optisch transparenten Polymerfolien unterschiedlicher Brechungsindizes basiert, die durch Laserablation strukturiert werden. Als bevorzugtes Polymer wird das kommerzielle Polyguide-System angegeben.

Die Nachteile dieses Verfahrens sind:

1. Das Polyguide-System ist Acrylat-basiert und besitzt daher eine für Lötbadanwendungen nicht ausreichende Temperaturfestigkeit.
2. Die Strukturierung durch Laserablation verursacht prozessbedingt Rauheiten an den Wellenleiterwänden, die zu erhöhten Verlusten führen. Über Ergebnisse dieses Prozesses wird nicht berichtet.
3. Die Strukturierung der Wellenleiter durch Ablation erfolgt seriell und ist daher sehr zeit- und kostenintensiv.

4. Die Herstellung von Ein- und Auskoppelspiegeln z.B. durch Laserablation muss seriell erfolgen, erfordert eine hohe Justagepräzision und ist daher sehr zeit- und kostenintensiv.

In Patent US2003/0007745 mit dem Titel "Optically interconnecting integrated circuit chips" wird eine Anordnung beschrieben, die eine Ankopplung von lichtemittierenden und -detektierenden Bauteilen und eine optische Lage in einer Leiterplatte ermöglichen soll. Über die Ausführung der optischen Lage und die Eigenschaften der verwendeten Materialsystem werden keine Aussagen gemacht. Realisierungsbeispiele werden nicht erwähnt.

Zielsetzung der vorliegenden Erfindung ist es, eine Technologie zur Herstellung dämpfungsarmer ($<0,1 \text{ dB/cm}$) und temperaturstabiler ($T > 200^\circ\text{C}$) Wellenleiter anzugeben, die für eine prozesstaugliche Integration in Leiterplatten geeignet sind.

Diese Aufgabe wird erfindungsgemäß dadurch gelöst, dass hochtransparente und temperaturstabile Polysiloxanmaterialien zur Herstellung der optischen Lage verwendet werden, eine gleichzeitige Herstellung von Wellenleitern zusammen mit integrierten Koppelspiegeln in Gießtechnik erfolgt und eine feste Verbindung der optischen Lage mit Leiterplattenmaterialien während der Wellenleiterherstellung erreicht wird.

Dieses Verfahren umfasst folgende Schritte (siehe Fig. 2):

1. Ausgangspunkt ist eine geeignete Gießform, in der die Wellenleiterstrukturen als Gruben vorliegen und die Grubenenden mit 45° -Schragen versehen sind. Solche Gießformen können mit Hilfe verschiedener Mikrotechnologien, wie z.B. Mikroätztechniken in Silizium, LIGA-Technik, UV-Lithographie oder mikromechanische Bearbeitungsverfahren hergestellt werden.
2. Die Gruben der Gießform werden mit einem flüssigen, höherbrechenden Silikonpolymer der Brechzahl n_2 aufgefüllt. Bei dem Befüllen ist darauf zu achten, dass kein Restfilm einer Dicke $> 1\mu\text{m}$ in den Bereichen neben den Wellenleitergruben verbleibt. Bevorzugte Technologie zur präzisen Befüllung der

Gruben ist die Rakeltechnik. Nach dem Befüllen folgt die Vernetzung des Polysiloxanpolymers. Das in den Gruben ausgehärtete Material bildet das Kernpolymer der herzustellenden Lichtwellenleiter.

3. Die Gießform mit den ausgehärteten Lichtleiterkernen wird mit einem niedrigbrechenden Polysiloxanpolymer der Brechzahl n_1 ($n_1 < n_2$) übergossen und mit einer Platte aus Leiterplattenmaterial abgedeckt. Das Leiterplattenmaterial besitzt auf der der Gießform zugewandten Seite mechanische Stützstrukturen, die als Abstandshalter fungieren und bei einem Pressvorgang des Leiterplattenmaterials gegen die Gießform eine definierte Dicke der herzustellenden Schicht (Superstrat) garantieren. Dabei ist zu gewährleisten, dass die Stützstrukturen neben den Wellenleiterstrukturen angebracht sind und keinen Kontakt mit den Wellenleitern besitzen. Die Stützstrukturen können durch mechanische Verfahren, vorzugsweise jedoch durch strukturiertes Ätzen einer entsprechend dicken Kupferschicht hergestellt werden.

Zusätzlich wird das Leiterplattenmaterial in den Bereichen, unter denen sich Koppelspiegel befinden, freigestellt. Nach dem Pressvorgang wird das Superstrat-Polymer vernetzt.

Die verwendeten Leiterplatten können entweder aus glasfaserverstärktem Epoxydharz bestehen, wie z.B. FR4, oder aus Kapton, Teflon, Glas oder anderen geeigneten dielektrischen Trägermaterialien. Die Leiterplatten können entweder gänzlich ohne elektrisch leitfähige Schicht, mit einer einseitigen oder auch zweiseitigen leitfähigen Schicht versehen sein. Die elektrisch leitfähigen Schichten können entweder gar nicht oder einseitig oder zweiseitig als elektrische Leiterbahnen strukturiert sein.

4. Der bisher hergestellte Verbund Wellenleiterkern-Superstrat-Leiterplattenmaterial wird nun von der Gießform getrennt.

5. Die freigelegten 45°-Schrägen an den Wellenleiterenden werden mit Hilfe einer Schattenmaskentechnik lokal metallisiert und haben anschließend die Funktion integrierter Koppelspiegel.

6. Die Wellenleiterkernschicht wird mit einem niedrigbrechenden Polysiloxanpolymer der Brechzahl n_3 ($n_3 < n_2$) übergossen, welche die

Wellenleiter-Substratschicht bildet und vorzugsweise dieselbe Brechzahl n_1 wie das Superstrat besitzt. Die noch flüssige Substratpolymerschicht wird ebenfalls mit einer Platte aus Leiterplattenmaterial abgedeckt, welche mechanische Stützstrukturen enthält, die als Abstandshalter fungieren und nach einem Pressvorgang eine definierte Substratschichtdicke garantieren.

Alternativ zu diesem Verfahren kann im ersten Schritt ein niedrigbrechendes Polysiloxansubstrat mit Wellenleitergruben erstellt werden, welches - wie unter Punkt 3 erwähnt - während der Herstellung mit einem Leiterplattenmaterial verbunden wird. Im zweiten Schritt werden die Gräben mit höherbrechendem Polysiloxanmaterial gefüllt, wobei wiederum die Rakeltechnik zu bevorzugen ist. Im letzten Schritt wird der Verbund 'Leiterplatte-Wellenleitersubstrat-Wellenleiterkern' mit einer niedrigbrechenden Polysiloxanschicht, dem Superstrat, überzogen und - wie unter Punkt 3 erwähnt - während der flüssigen Phase mit Leiterplattenmaterial abgedeckt.

Beide Verfahren führen zum Ergebnis einer optischen Lage aus Polysiloxan, die in eine Leiterplatte integriert ist. Vorzugsweise ist jedoch das erste, in den Punkten 1-6 beschriebene Verfahren zu verwenden, da das zweite den Nachteil besitzt, dass beim Grubenfüllvorgang auf dem relativ weichen Polysiloxansubstrat gerakelt werden muss. Dabei drückt die Rakel die Substratoberfläche ein, was zu einer unvollständigen Füllung der Gruben führt. Das wiederum führt zu geometrischen Schwankungen der Lichtleiterquerschnitte und damit zu erhöhten Wellenleiterverlusten.

Die Vorteile beider Verfahrens sind:

1. Die Verwendung von Polysiloxanmaterialien zur Herstellung von optischen Lagen für die Integration in Leiterplatten weist eine Temperaturstabilität weit über 200°C auf und ist kurzzeitig bis 300°C belastbar. Damit eignet sich dieses Materialsystem hervorragend für den Einsatz in Reflow-Lötprozessen, die bei einer zukünftigen bleifreien Zusammensetzung der Lötbadertemperaturen von nahezu 300°C erfordern werden. Aktuell liegt die Temperaturbelastung in

Reflow-Lötbädern bei ca. 230°C. Es ist kein anderes Polymer-Materialsystem mit solchen Eigenschaften bekannt.

2. In der Literatur sind Methoden bekannt, aus Polysiloxanmaterialien Lichtwellenleiter herzustellen (Mitsuo Usui et al., "Low-loss passive polymer optical waveguides with high environmental stability", Journal of Lightwave Technology, vol. 14, 1996, pp 2338-2343). Diese Verfahren basieren auf reaktiven Ätzprozessen (RIE) zur zweidimensionalen Definition der lateralen Wellenleitergeometrien. Die hier vorgeschlagene neuartige Gießtechnik zur Realisierung von Polysiloxanwellenleitern bietet erstmals die Möglichkeit einer einfachen dreidimensionalen Strukturierung, die für eine parallele Herstellung aller Wellenleiterstrukturen mit integrierten Koppelspiegeln (45°-Flanken) und damit für eine ökonomische Herstellung von EOLP wesentlich ist. Ein weiterer Vorteil der Gießtechnischen Herstellung besteht darin, dass Wellenleiter auch mit sehr großen Querschnitten - wie z.B. 1 mm x 1mm - auf einfache Weise hergestellt werden können.
3. Durch das Abdecken der aufgegossenen Superstrat- und Substratschichten mit Leiterplattenmaterial wird die optische Lage gleichzeitig mit dem Leiterplattenmaterial fest verbunden. Eine nachträgliche Lamination bzw. Verklebung der optischen Lage mit Leiterplattenmaterial ist technisch ebenfalls möglich, hat jedoch den Nachteil eines zusätzlichen Laminations- bzw. Klebeschrittes.
4. Durch die Einführung von Stützstrukturen auf den Leiterplatten, die als Abstandshalter fungieren, werden sehr dünne Superstrat- und Substratschichtdicken von wenigen 10µm möglich, die bei einer freitragenden Ausführung keine ausreichende mechanische Stabilität aufweisen würden. Möglichst dünnsschichtige Aufbauweisen sind aber für die Integration in Multilayerplatinen sehr vorteilhaft.

In Fig. 1 ist der schematische Aufbau einer elektrisch-optischen Leiterplatte (EOLP) dargestellt. Dabei wird in eine Multilayerplatine (11) neben den Lagen mit elektrischen Leiterbahnen (12) eine optische Lage (13) eingefügt. Diese hat die Funktion einer optischen Verbindung zwischen Prozessoren (17). Die elektrischen

Signale der Prozessoren werden durch elektro-optische Wandler bzw. Sender (15) in optische Signale überführt, durch entsprechende Öffnungen in die Platine geleitet, dort durch Umlenkspiegel (14) in die optische Lage (13) eingekoppelt, am Ende über Umlenk- bzw. Koppelspiegel (14) wieder ausgekoppelt und einem elektrooptischen Wandler bzw. Empfänger (16) zugeführt. Dieser liefert dem adressierten Prozessor (17) die von ihm verwertbaren elektrischen Signale.

In Fig. 2 ist der Herstellungsablauf der Polysiloxanwellenleiter durch Gießtechnik und die Integration in eine Leiterplatte dargestellt.

Fig. 2a zeigt eine geeignete Gießform (21), in der die Wellenleiterstrukturen als Gruben vorliegen und die Grubenenden mit 45°-Schrägen versehen sind. Solche Gießformen können mit Hilfe verschiedener Mikrotechnologien, wie z.B. Mikroätztechniken in Silizium, LIGA-Technik, UV-Lithographie oder mikromechanische Bearbeitungsverfahren hergestellt werden. Die Gruben werden präzise bis zur Oberkante mit einem flüssigen, höherbrechenden Silikonpolymer der Brechzahl n_2 (22) aufgefüllt. Nach dem Befüllen folgt die Vernetzung des Polysiloxanpolymers. Das in den Gruben ausgehärtete Material bildet das Kernpolymer der herzustellenden Lichtwellenleiter.

In Fig. 2b ist die Gießform mit den ausgehärteten Lichtleiterkernen mit einem niedrigbrechenden Polysiloxanpolymer (23) der Brechzahl n_1 ($n_1 < n_2$) übergossen und mit einer Platte aus Leiterplattenmaterial (24) abgedeckt. Das Leiterplattenmaterial besitzt auf der der Gießform zugewandten Seite mechanische Stützstrukturen (25), die als Abstandshalter fungieren. Bei einem Pressvorgang wird das Leiterplattenmaterial gegen die Gießform (21) gepresst und garantiert dabei eine definierte Dicke der herzustellenden Schicht (Superstrat) (23). Durch die Positionierung der Stützstrukturen wird gewährleistet, dass diese neben den Wellenleiterstrukturen angebracht sind und nicht mit ihnen in Kontakt kommen. Die Stützstrukturen können z.B. durch strukturiertes Ätzen einer entsprechend dicken Kupferschicht hergestellt werden.

Zusätzlich wird das Leiterplattenmaterial in den Bereichen, unter denen sich Koppelspiegel befinden, freigestellt (26). Nach dem Pressvorgang wird das Superstrat-Polymer (23) vernetzt.

In Fig. 2c ist der Verbund Wellenleiterkern (22)-Superstrat (23) – Leiterplattenmaterial (24) gezeigt, nachdem er von der Gießform getrennt wurde. Weiterhin wird gezeigt, wie die freigelegten 45°-Schrägen an den Wellenleiterenden (28) mit Hilfe einer Schattenmaske (27) lokal metallisiert werden. Nach diesem Technologieschritt haben sie die Funktion integrierter Koppelspiegel.

In Fig. 2d ist die Wellenleiterkernschicht gezeigt, nachdem sie mit einem niedrigbrechenden Polysiloxanpolymer (29) der Brechzahl n_3 ($n_3 < n_2$) übergossen wurde. Diese Schicht bildet die Wellenleiter-Substratschicht und besitzt vorzugsweise dieselbe Brechzahl n_1 wie das Superstrat. Die noch flüssige Substratpolymerschicht wird ebenfalls mit einer Platte aus Leiterplattenmaterial (30) abgedeckt, welche mechanische Stützstrukturen (31) enthält, die als Abstandshalter fungieren und nach einem Pressvorgang eine definierte Substratdicke garantiert.

Die in Fig. 2d gezeigte Struktur stellt eine elektrisch-optische Leiterplatte dar, wobei die beiden Leiterplatten auf den Außenseiten mit elektrischen Bauteilen bestückt werden können. Elektrische Leiterbahnen (32) können auf beiden Seiten der Leiterplatten (24 und 30) angebracht werden. Vorzugsweise wird die in Abb. 2d gezeigte Struktur jedoch in eine Multilayer-Platine eingebunden.

Als Leiterplattenmaterialien wird vorzugsweise das Standard-Platinenmaterial FR4 eingesetzt. Für die Einbettung der optischen Lage sind aber auch Materialien wie z.B. Aluminium, Kupfer, Teflon, Kapton und auch Glas möglich.

Patentansprüche

1. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte, gekennzeichnet dadurch, dass die optische Lage aus Polysiloxanmaterialien besteht und die Wellenleiterstrukturierung durch Gießtechniken erfolgt..
2. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1 und 2, gekennzeichnet dadurch, dass im ersten Schritt Grubenstrukturen einer Gießform mit höherbrechendem Kern-Polysiloxan gefüllt und ausgehärtet werden, im zweiten Schritt eine niedrigbrechendes Polysiloxan als Superstratschicht so aufgebracht wird, dass sie sich mit dem Kernmaterial verbindet, im dritten Schritt die Superstratschicht mit den auf ihr befindlichen Wellenleiterkernen von der Gießform getrennt werden und im vierten Schritt ein niedrigbrechendes Polysiloxan als Substratschicht auf das Kernpolymer aufgebracht wird.
3. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1 und 2, gekennzeichnet dadurch, dass im ersten Schritt das niedrigbrechende Polysiloxan-Substrat mit Grubenstrukturen gießtechnisch hergestellt wird, im zweiten Schritt ein höherbrechendes Kern-Polysiloxan in die Gruben gefüllt und im dritten Schritt ein niedrigbrechendes Polysiloxan als Superstratschicht auf den Verbund 'Substratpolymer – Kernpolymer' aufgebracht wird.
4. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-4, gekennzeichnet dadurch, dass die Gießformen für die Wellenleiterkerne an den Enden unter 45° abgeschrägte Flanken besitzen, diese Flanken nach der Entformung lokal metallisiert werden und dann die Funktion von integrierten Umlenkspiegeln besitzen.
5. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-5, gekennzeichnet dadurch dass die Wellenleiterstrukturen Kreuzungen, Verzweigungen, Mischer, Wellenlängenmultiplexer und –demultiplexer und Schaltelemente enthalten.
6. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-6, gekennzeichnet dadurch, dass das Superstrat-Polysiloxane in flüssiger

Form appliziert wird, in seiner flüssigen Phase mit einer Leiterplatte in Verbindung gebracht und anschließend vernetzt wird.

7. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-6, gekennzeichnet dadurch, dass das Substrat-Polysiloxan in flüssiger Form appliziert wird, in seiner flüssigen Phase mit einer Leiterplatte in Verbindung gebracht und anschließend vernetzt wird.
8. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-8, gekennzeichnet dadurch, dass die Leiterplatten auf der dem flüssigen Polysiloxan zugewandten Seite mikrostrukturierte Abstandshalter enthalten, die eine definierte Substrat bzw. Superstratschicht gewährleisten.
9. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-6, gekennzeichnet dadurch, dass die optische Lage, bestehend aus Polysiloxan-Substrat, Polysiloxan-Kern und Polysiloxan-Superstrat zunächst als eigenständige Lage hergestellt wird und anschließend entweder einseitig oder beidseitig mit Leiterplattenmaterialien in Verbindung gebracht wird, wobei die Verbindung durch Lamination oder Verklebung erfolgen kann.
10. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-10, gekennzeichnet dadurch, dass zur Unterstützung der Verbindung des Polysiloxans mit der Leiterplatte Haftvermittler eingesetzt werden.
11. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-10, gekennzeichnet dadurch dass die Leiterplatten aus glasfasergefülltem Epoxydharz oder Kapton oder Teflon oder Glas bestehen, die gar nicht oder einseitig oder beidseitig mit elektrisch leitenden Schichten versehen sind.
12. Verfahren zur Herstellung einer elektrisch-optischen Leiterplatte nach Anspruch 1-12, gekennzeichnet dadurch, dass die eingesetzten Leiterplatten einseitig oder beidseitig mit elektrischen Leiterbahnen versehen sind.
13. Verwendung der elektrisch-optischen Leiterplatte nach Anspruch 1-13 in Multilayer-Platinen, gekennzeichnet dadurch, dass auf einer oder auf beiden Seiten der hergestellten elektrisch-optischen Leiterplatte weitere Leiterplatten zu einem Multilayer-Verbund hinzugefügt werden.
14. Verwendung der elektrisch-optischen Leiterplatte nach Anspruch 1-13 als leitungsgebundenes optisches Verbindungselement, gekennzeichnet dadurch,

11

dass die elektrisch-optische Leiterplatte auf ein steifes Trägermedium aufgebracht wird.

15. Verwendung der elektrisch-optischen Leiterplatte nach Anspruch 1-13 als leitungsgebundenes optisches Verbindungselement, gekennzeichnet dadurch, dass die elektrisch-optische Leiterplatte auf ein flexibles Trägermedium aufgebracht wird
16. Verwendung der elektrisch-optischen Leiterplatte nach Anspruch 1-13 als integriert-optisches Bauelement, gekennzeichnet dadurch, dass es optische Leistungsteiler, optische Mischer, optische Schalter, optische Modulatoren, Wellenlängenmultiplexer, Wellenlängendemultiplexer, oder optische Abschwächer enthält.

Zeichnungen

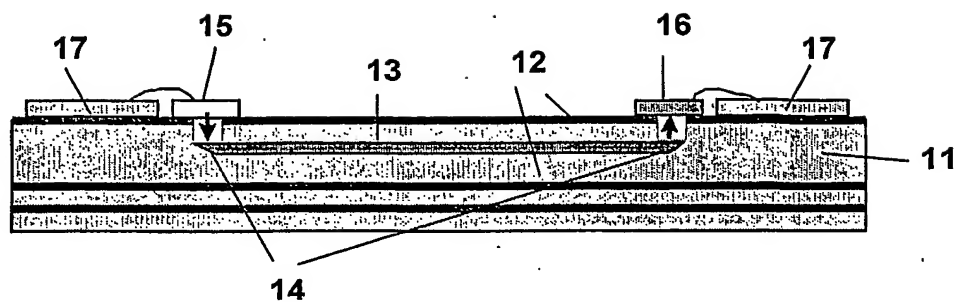


Fig. 1

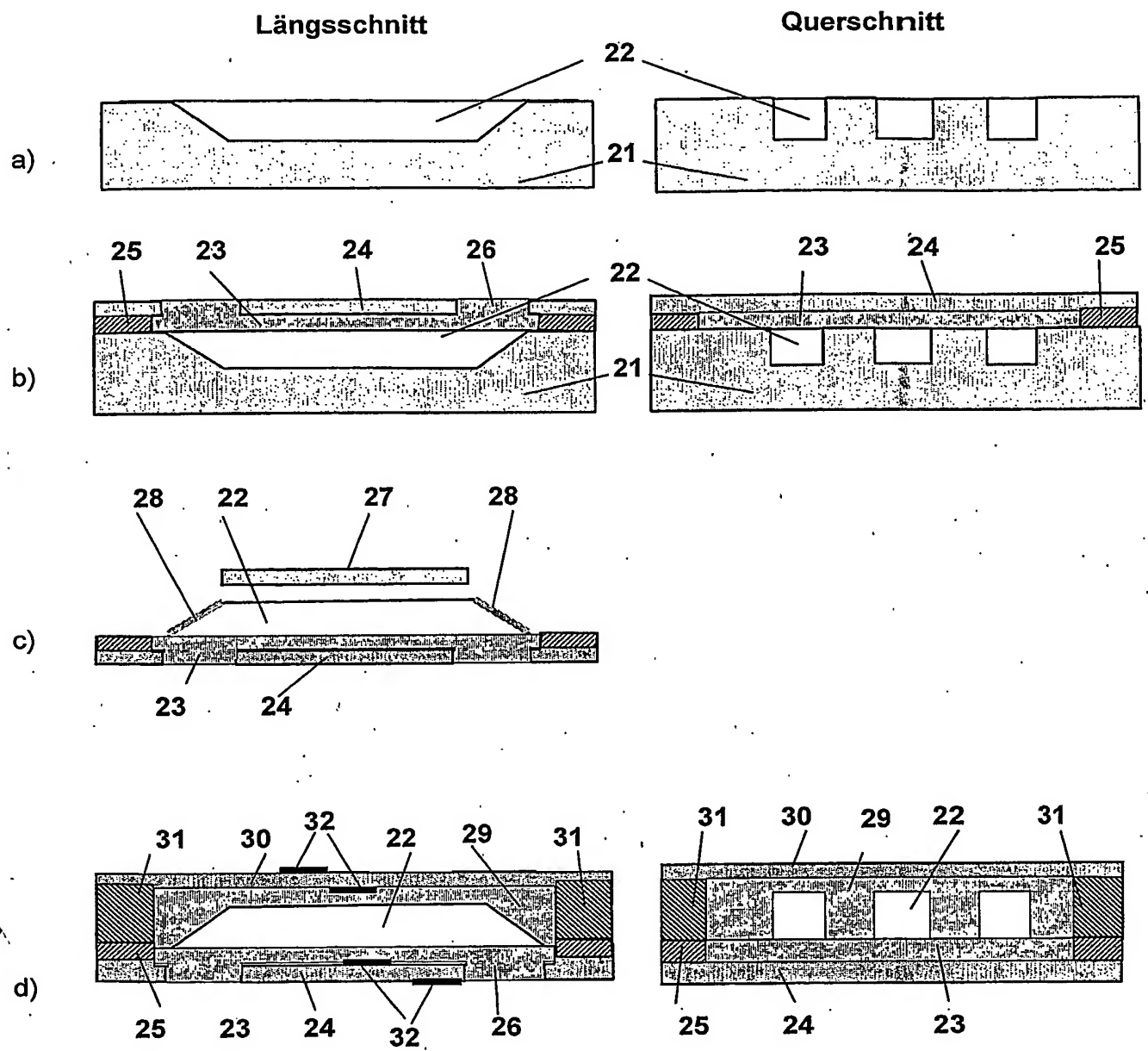


Fig. 2

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.